

# BUNDESREPUBLIK DEUTSCHLAND

---



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 103 08 855.5

**Anmeldetag:** 27. Februar 2003

**Anmelder/Inhaber:** Infineon Technologies AG, 81669 München/DE

**Bezeichnung:** Elektronisches Bauteil und Halbleiterwafer, sowie  
Verfahren zur Herstellung derselben

**IPC:** H 01 L 23/50

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.**

München, den 17. Februar 2004  
**Deutsches Patent- und Markenamt**  
**Der Präsident**  
Im Auftrag

A handwritten signature in black ink, which appears to read 'Remus'. The signature is fluid and cursive, with a large loop at the end.

**Remus**



## Beschreibung

Elektronisches Bauteil und Halbleiterwafer, sowie Verfahren zur Herstellung derselben.

5

Die Erfindung betrifft ein elektronisches Bauteil und einen Halbleiterwafer sowie Verfahren zur Herstellung derselben. Insbesondere betrifft die Erfindung einen Halbleiterwafer, der in einzelne elektronische Bauteile auftrennbar ist.

10

Die Größe der Halbleiterchips nimmt trotz dichter werdender Schaltungspackungen pro Halbleiterchip ständig zu, so dass inzwischen elektronische Bauteile in Halbleiterchipgröße vorgesehen sind. Ein Problem bleibt jedoch der Zugriff auf die integrierten Schaltungen des Halbleiterchips über Außenkontakte.

15

Aus der Druckschrift DE 101 20 408 A1 sind Außenkontakte auf einer Oberseite und auf einer Rückseite des Halbleiterchips angeordnet, die über Leiterbahnen im Randbereich des Halbleiterchips miteinander verbunden sind. Ein Nachteil dieser Lösung ist eine eingeschränkte Flexibilität beim Anbringen eines derartigen elektronischen Bauteils mit Außenkontakten auf der Oberseite und der Rückseite auf einen übergeordneten Schaltungsträger. Die Verwendungsmöglichkeiten eines derartigen elektronischen Bauteils in Halbleiterchipgröße sind folglich eingeschränkt.

20

25

30

Aufgabe der Erfindung ist es, die Einsatzvarianten von elektronischen Bauteilen mit Halbleiterchipgröße zu erhöhen und Halbleiterwafer vorzusehen, aus denen derartige elektronische Bauteile heraustrennbar sind.

Gelöst wird diese Aufgabe mit dem Gegenstand der unabhängigen Ansprüche. Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

- 5 Erfindungsgemäß wird ein Halbleiter für elektronische Bauteile vorgesehen, der auf seiner Waferoberseite in Zeilen und Spalten angeordnete integrierte Schaltungen für Halbleiterchips aufweist. Zwischen den integrierten Schaltungen sind streifenförmige Trennbereiche freigehalten, die für ein Zersägen des Halbleiterwafers in Halbleiterchips frei bleiben.
- 10 Diese Trennbereiche weisen erfindungsgemäß Durchkontakte in Richtung auf die Rückseite des Halbleiterwafers auf. Dabei kann die lichte Weite der Durchkontakte in den Trennbereichen größer als die Sägespur beim Trennen des Halbleiterwafers in
- ~~15 einzelne Halbleiterchips vorgesehen werden. Die Durchkontakte können in Sacklöchern auf dem Halbleiterwafer in den Trennbereichen angeordnet sein oder auch in Durchgangslöchern, die von der Waferoberseite bis zur Waferrückseite reichen.~~
- 20 Ein derartiger Halbleiterwafer hat den Vorteil, dass beim Trennen des Halbleiterwafers entlang der streifenförmigen Trennbereiche Halbleiterchips entstehen, die Randkontakte aufweisen und damit vielfältiger als herkömmliche elektronische Bauteile in Halbleiterchipgröße eingesetzt werden können.
- 25 Ein derartig strukturierter Halbleiterwafer hat darüber hinaus den Vorteil, dass gleichzeitig für viele Halbleiterchips noch auf Waferebene entsprechende Randkontakte verwirklicht werden können, was erhebliche Kosteneinsparungen beim Herstellen von Außenkontakten an einem elektronischen Bauteil
- 30 mit Halbleiterchipgröße ermöglicht.

Weiterhin kann der Halbleiterwafer Durchkontakte aufweisen, die in regelmäßigen Abständen mit Perforationen versehen

sind. Diese Perforationen bilden ein Gittermuster für Durchkontakte von der Oberseite des Halbleiterwafers in Richtung auf die Rückseite des Halbleiterwafers. Um derartige Perforationen senkrecht in den Halbleiterwafer einzubringen, hat sich ein Plasmaätzverfahren bewährt, bei dem Bohrungen mit gleichbleibendem Querschnitt von der Oberseite zur Unterseite des Halbleiterwafers möglich sind. Ein derartiger Plasmaätzprozess kann jederzeit bei beliebiger Tiefe abgeschlossen werden, so dass Sacklöcher entstehen, die ebenfalls für eine Ausbildung von Randkontakten geeignet sind. Gleiche Strukturen lassen sich auch in den streifenförmigen Trennbereichen des Halbleiterwafers durch einen Laserabtrag herstellen. Mit diesen Techniken kann das Profil des Querschnitts der Perforation von rund bis polygonal variiert werden.

15

Die Wände der Perforationen können eine Metallschicht oder eine Isolationsschicht mit einer darauf aufgetragenen Metallschicht aufweisen. Eine Isolationsschicht unter der Metallschicht ist insbesondere dann von Vorteil, wenn das Halbleitermaterial hochdotiert und damit selbst elektrisch leitend ist. Bei hochohmigem Halbleitermaterial kann in Einzelfällen auf eine Isolationsschicht zwischen Metallschicht und Perforationswänden verzichtet werden.

20

Die Durchgangskontakte können schmelzbares Lotmaterial aufweisen, das noch vor dem Zerteilen des Halbleiterwafers in Halbleiterchips in die Durchgangskontakte eingebracht ist. Dazu können entweder die Durchgangskontaktpositionen mit Lotbällen versehen sein, deren Lotmaterial anschließend aufgeschmolzen in die Durchkontakte hineinfließt oder ein verflüssigtes Lotmaterial kann in die Durchgangskontakte auf dem Halbleiterwafer hineingedrückt werden.

25

30

Nach Auftrennen des Halbleiterwafers liegt ein Halbleiterchip mit integrierter Schaltung auf einer Oberseite vor, mit Randseiten, von denen mindestens eine Randseite Randkontakte aufweist. Dabei erstrecken sich die Randkontakte von der Oberseite des Halbleiterchips in Richtung auf die Rückseite des Halbleiterchips. Auf der Oberseite des Halbleiterchips sind diese Randkontakte mit Elektroden der integrierten Schaltung über Leiterbahnen verbunden. Je nachdem, ob mit dem Halbleiterwafer metallisierte Sacklöcher oder Durchgangslöcher bereitgestellt wurden, weist der Halbleiterchip entweder durchgängige Randkontakte auf, die von der Oberseite des Halbleiterchips zur Unterseite des Halbleiterchips reichen oder lediglich gekürzte Randseitenkontakte, die sich nur über einen Teil der Dicke des Halbleiterchips erstrecken.

Der Halbleiterchip kann auf seinen Randseiten eine perforationsartige Struktur aufweisen. Dabei kann sich durch den Trennvorgang eine annähernd halbzylinderförmige Aussparung als Randkontakt ausbilden, die sich von der Oberseite in Richtung auf die Rückseite erstreckt. Da bei dem Trennvorgang des Halbleiterwafers in einzelne Halbleiterchips die Sägespur mitten durch die Durchkontakte führt, bilden die Randkontakte nur einen annähernd halbzylindrischen Kontakt. Dabei sind zumindest die Wandungen der Aussparungen mit einer Isolierschicht und mit einer darauf angeordneten Metallschicht oder nur mit einer Metallschicht versehen.

Die halbzylinderförmigen Aussparungen im Randbereich erstrecken sich in das Halbleiterchipmaterial hinein und können von einem Lotmaterial aufgefüllt sein. Dieses Lotmaterial in den Aussparungen erspart beim Bestücken eines Schaltungssubstrats mit einem Halbleiterchip das zusätzliche Aufbringen von Lot-

material, so dass der Bestückungsprozess wesentlich vereinfacht wird.

5 Randkontakte können auf der Oberseite zu jeweils einer Kontaktfläche erweitert sein und in eine Leiterbahn auf der Oberseite des Halbleiterchips übergehen. Damit ist vorteilhaft eine Verbindung zwischen den Randkontakten und den Elektroden der integrierten Schaltung auf der Oberseite des Halbleiterchips geschaffen, die zuverlässig und sicher einen Zugriff  
10 auf die integrierte Schaltung des Halbleiterchips gewährleisten.

Ein elektronisches Bauteil kann bereits der Halbleiterchip selbst darstellen, da er Außenkontakte in Form der Randkontakte aufweist und somit ein Zugriff zu der integrierten  
15 Schaltung auf dem Halbleiterchip möglich ist, womit ein elektronisches Bauteil in Chipgröße zur Verfügung steht.

Darüber hinaus ist es möglich, elektronische Bauteile vorzu-  
20 sehen, die einen derartigen Halbleiterchip und ein Schaltungssubstrat aufweisen, auf dem der Halbleiterchip angeordnet ist. Ein derartiges elektronisches Bauteil lässt sich mit unterschiedlichsten Variationen aufbauen, so dass der Halbleiterchip nicht nur mit seiner Oberseite oder seiner Unter-  
25 seite auf dem Schaltungssubstrat angeordnet werden kann, sondern auch mit einer seiner Randseiten. Das hat den Vorteil, dass beispielsweise mehrere Speicherchips über ihre Randseitenkontakte mit einem parallel verlaufenden Datenbus von Adressleitungen verbunden sein kann, wobei bis auf zwei Außen-  
30 kontakte der Halbleiterchips sämtliche Außenkontakte einer Randseite mit dem parallel verlaufenden Datenbus verbunden sind. Ein derartiges elektronisches Bauteil weist eine hohe Speicherdichte auf, da sich Oberseiten und Rückseiten der

Halbleiterchips winkelig zur der Oberseite des Schaltungssubstrats erstrecken. Darüber hinaus ist es möglich, ein derartiges elektronisches Bauteil mit Speicherchips intensiv zu kühlen, da weder die Rückseite noch die Oberseite von dem Schaltungssubstrat abgedeckt sind und somit ein umgebendes Kühlmedium sowohl von der Oberseite als auch von der Rückseite die Verlustwärme ableiten kann.

Das Bauteil kann jedoch auch ein Schaltungssubstrat beispielsweise in Form einer Leiterplatte aufweisen. Diese Leiterplatte weist mindestens eine Leiterbahnstruktur auf, die auf der Oberseite, im Volumen der Leiterplatte oder auf der Unterseite verlaufen kann. Lediglich sind Kontaktanschlussflächen, die Zugriff zu der Leiterbahnstruktur ermöglichen, auf der Oberseite des Schaltungssubstrats vorzusehen, so dass auf der Oberseite ein Halbleiterchip mit seinen Randkontakten fixiert werden kann. In einer derartigen Ausführungsform der Erfindung kann der Halbleiterchip mit seiner Rückseite auf der Oberseite des Schaltungssubstrats angeordnet sein und die Randkontakte können über Kontaktanschlussflächen der Leiterbahnstruktur elektrisch in Verbindung stehen.

Bei einer derartigen Anordnung ist es von Vorteil, eine isolierende Kunststoffmasse unter Einbettung der Randseiten des Halbleiterchips und der Kontaktanschlussflächen um den Halbleiterchip herum auf dem Schaltungssubstrat vorzusehen. Diese Kunststoffmasse kann eine übliche Kunststoffgehäusemasse oder eine dispensierte Kunststoffmasse sein, die rundum den Halbleiterchip auf das Schaltungssubstrat aufgebracht ist.

In einer weiteren Variante eines elektronischen Bauteils ist mindestens ein Halbleiterchip mit einer Randseite auf dem Schaltungsträgersubstrat angeordnet. Dabei kann die Oberseite

des Halbleiterchips und die Rückseite des Halbleiterchips nahezu senkrecht zu der Oberseite des Schaltungssubstrats ausgerichtet sein. Eine derartige winkelige Ausrichtung der Halbleiterchips auf dem Schaltungssubstrat hat den Vorteil, dass einerseits nur Randkontakte eines einzigen Randes mit den Kontaktanschlussflächen des Schaltungssubstrats verbunden sind. Außerdem kann eine hohe Packungsdichte für Speicherbauteile durch ein derartiges elektronisches Bauteil erreicht werden, da die Halbleiterchips sehr eng nebeneinander auf dem Schaltungssubstrat angeordnet sein können.

Eine weitere Möglichkeit eines Aufbaus eines elektronischen Bauteils aus dem Halbleiterchip mit Randkontakten besteht darin, dass mehrere Halbleiterchips aufeinander gestapelt sind und über die Randkontakte untereinander sowie zu Außenkontakten des elektronischen Bauteils elektrisch verbunden sind. Die Anzahl der Halbleiterchips in dem Stapel ist dabei praktisch unbegrenzt und die Dichte des elektronischen Bauteils ist optimiert, da ein Halbleiterchip unmittelbar auf dem nächsten Halbleiterchip gestapelt sein kann. In diesem Fall können sämtliche Randkontakte auf allen vier Rändern der Halbleiterchips für ein Parallelverbinden genutzt werden, wobei wiederum mindestens zwei Anschlüsse zur Ansteuerung einzelner Halbleiterchips im Stapel reserviert bleiben.

Ein Verfahren zur Herstellung eines Halbleiterwafers für elektronische Bauteile weist die nachfolgenden Verfahrensschritte auf. Sobald die integrierten Schaltungen auf dem Halbleiterwafer in Zeilen und Spalten angeordnet eingebracht sind, kann der Halbleiterwafer entlang der drei streifenförmigen Trennbereiche perforiert werden. Nach erfolgter Perforation kann auf die Wände der Perforationen eine Metallschicht aufgebracht werden. Diese Metallschicht kann beim



späteren Auftrennen des Halbleiterwafers in elektronische Bauteile in Chipgröße bereits als Randkontakt oder Außenkontakt dienen.

- 5 Vor dem Aufbringen der Metallschicht in die Perforationen des Halbleiterwafers kann eine Isolationsschicht auf die Wände der Perforationen aufgebracht werden, um die Zuverlässigkeit des elektronischen Bauteils zu erhöhen, zumal bei hochdotierten Halbleiterchips diese Halbleiterchips selbst leitfähig werden. Außerdem wird damit die Gefahr überwunden, dass durch die Metallschicht pn-Übergänge in dem Halbleiterchip kurzgeschlossen werden.

- 15 Um in den Halbleiterwafer von der Oberseite in Richtung auf die Rückseite Sacklöcher oder Durchgangslöcher in den Trennbereichen einzubringen, können Nassätzverfahren und Trockenätzverfahren eingesetzt werden. Trockenätzverfahren, wie vorzugsweise eine RIE-Plasmaätzung, haben den Vorteil eines gerichteten Abtrages von der Waferoberseite in Richtung auf die Waferrückseite.

- Eine weitere Variante Perforationen in den Trennbereichen des Halbleiterwafers anzuordnen ist ein Laserabtrag. Dieses Laserabtragsverfahren hat gegenüber der Nassätzung und der Plasmaätzung den Vorteil, dass eine Ätzmaske nicht vorgesehen werden muss, da der Laser die Oberfläche an den entsprechenden Perforationsstellen abtasten kann. Eine Beschichtung des Halbleiterwafers und insbesondere der Wände der Perforationen mit einer Isolationsschicht kann mittels chemischer Molekulargasphasenabscheidung (MOCVD) oder physikalischem Aufstäuben, beispielsweise einem Sputtern, oder durch anodische Abscheidung erfolgen. Dabei werden oxidische Isolationsschichten, wie Siliciumoxid oder keramische Oxidschichten, wie Bor-

nitrid oder Siliciumnitrid auf die Wände der Perforation aufgebracht.

Das Aufbringen einer Metallschicht auf die Wände der Perforation kann mittels Aufdampfen oder Aufstäuben oder auch mittels chemischer Abscheidung erfolgen. Dabei entstehen Metallschichten von einer Dicke zwischen 0,5 und 5 µm, die durch galvanische Abscheidung oder durch Aufbringen von Lötmaterial verdickt werden können. Das Aufbringen von Lotmaterial in den Perforationslöchern kann mittels Rakeln einer flüssigen Lötmasse von der Oberseite des Halbleiterwafers aus in die Durchgangslöcher in den Trennbereichen erfolgen, wobei die Perforationen vollständig mit Lotmaterial aufgefüllt werden. Eine weitere Möglichkeit des Aufbringens von Lotmaterial besteht darin, auf den Perforationen Lotbälle zu verteilen und in einem Aufschmelzprozess das Lot in die Perforationen eindringen zu lassen, so dass die Perforationsöffnungen in dem Halbleiterwafer mit Lotmaterial aufgefüllt werden.

Nach einem Auffüllen der Perforationen im Halbleiterwafer kann dieser entlang der streifenförmigen Trennbereiche zu Halbleiterchips beziehungsweise elektronischen Bauteilen zersägt werden. Je nachdem, ob die Perforationen vollständig mit Lotmaterial aufgefüllt wurden oder ob lediglich eine Metallbeschichtung der Wände der Perforationen erfolgt ist, entstehen somit unterschiedliche Randkontakte für jeden der ausgesägten Halbleiterchips. Die mit Lotmaterial aufgefüllten Randkontakte haben den Vorteil, dass sie unmittelbar und ohne Zusatzlot untereinander beim Herstellen eines Halbleiterchipstapels oder mit einem Schaltungssubstrat, das beispielsweise eine BUS-Leitung aufweisen kann, verbunden werden. In dem letzteren Fall werden Halbleiterchips mit einer ihrer Randseiten auf dem Schaltungssubstrat befestigt. Die Randkontakte

des Halbleiterchips werden dabei mit Kontaktanschlussflächen des Schaltungssubstrats verbunden. Beim Aufbau eines Halbleiterstapels können die elektronischen Halbleiterchips mit ihren Randseiten und Randkontakten derart ausgerichtet werden, dass durch einen einfachen Aufheizprozess die Lotmaterialien eine durchgehende Verbindung bilden, die einer BUS-Leitung auf einem Schaltungssubstrat entsprechen.

Die Erfindung wird nun anhand der beigefügten Figuren näher erläutert.

Figur 1 zeigt eine schematische perspektivische Ansicht eines elektronischen Bauteils einer ersten Ausführungsform der Erfindung,

Figur 2 zeigt einen Ausschnitt eines Randbereichs des elektronischen Bauteils gemäß Figur 1,

Figur 3 zeigt eine schematische Draufsicht auf einen Halbleiterwafer mit streifenförmigen Trennbereichen,

Figur 4 zeigt eine schematische Draufsicht auf einen Halbleiterwafer gemäß Figur 3 mit Perforationen entlang der Trennbereiche,

Figur 5 zeigt eine schematische Draufsicht auf einen Halbleiterwafer gemäß Figur 3 mit aufgefüllten Perforationen entlang der Trennbereiche,

Figur 6 zeigt eine schematische Draufsicht auf ein elektronisches Bauteil einer zweiten Ausführungsform der Erfindung,

Figur 7 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil einer dritten Ausführungsform der Erfindung mit einem Schaltungssubstrat,

5

Figur 8 zeigt einen schematischen Querschnitt des elektronischen Bauteils gemäß Figur 7 entlang der Schnittlinie A-A,

10 Figur 9 zeigt eine schematische perspektivische Ansicht eines Schaltungssubstrats, das mit mehreren elektronischen Bauteilen bestückt ist,

15 Figur 10 zeigt eine schematische perspektivische Ansicht eines einzelnen elektronischen Bauteils gemäß Figur 9,

20 Figur 11 zeigt eine schematische perspektivische Ansicht eines Stapels aus elektronischen Bauteilen gemäß Figur 6.

25 Figur 1 zeigt eine schematische perspektivische Ansicht eines elektronischen Bauteils 2 einer ersten Ausführungsform der Erfindung. Das elektronische Bauteil 2 hat die Größe eines Halbleiterchips 6, dessen Randseiten 15, 16, 17 und 18 halbierte Perforationen aufweisen. Diese halbierten Perforationen erstrecken sich an den Randseiten 15, 16, 17 und 18 von einer Oberseite 14 des Halbleiterchips 6 zu einer Rückseite 36. Die Wände 11 der Perforationen sind mit einer Schichtfolge aus einer Isolationsschicht 30 und einer Metallschicht 12 bedeckt. Die Metallschicht 12 bildet an den Randseiten 15, 16, 17 und 18 Randkontakte 19. Die darunterliegende Isolationsschicht 30 verhindert Kurzschlüsse und Kriechströme zwi-

30

7  
schen den Randkontakten 19 über das halbleitende Material des Halbleiterchips 6.

Ein derartiges elektronisches Bauteil 2 in Halbleiterchipgröße hat den Vorteil, dass es volumensparend und vielfältig in elektronischen Schaltungen eingesetzt werden kann. So ist es beispielsweise senkrecht auf einem Schaltungssubstrat positionierbar. Die Randkontakte 19 einer der Randseiten 15, 16, 17 oder 18 sind dann mit dem Schaltungssubstrat verbunden. Eine weitere Möglichkeit für ein derartiges elektronisches Bauteil 2 mit Randseitenkontakten 19 besteht darin, das elektronische Bauteil 2 entweder mit seiner Oberseite 14 zu einem Schaltungssubstrat oder mit seiner Rückseite 36 auf einem Schaltungssubstrat zu positionieren und die Randseitenkontakte 19 mit entsprechenden Kontaktanschlussflächen des Schaltungssubstrats zu verbinden. Eine weitere Möglichkeit dieses elektronischen Bauteils 2 liegt darin, mehrere Bauteile gleicher Art übereinander zu stapeln und die Randseitenkontakte 19 der gestapelten Bauteile untereinander zu verbinden.

Figur 2 zeigt einen Ausschnitt eines Randbereichs 28 des elektronischen Bauteils gemäß Figur 1. Auf der Oberseite 14 des Randbereichs 28 sind Kontaktflächen 23 für die Randkontakte 19 vorgesehen, die auf der Oberseite 14 in Leiterbahnen 21 des Halbleiterchips 6 übergehen. Das Halbleitermaterial 31 ist vollständig von einer Isolationsschicht 30 aus Siliciumdioxid, Siliciumnitrid oder Polyamid umgeben, so dass Kurzschlüsse unter den Leiterbahnen 21, den Kontaktflächen 23 oder den Randkontakten 19 vermieden werden. Die voneinander isolierten Randkontakte 19 sind auf annähernd halbzyklindrische Aussparungen 22 in dem Randbereich 28 des Halbleiterchips 6 dieser ersten Ausführungsform der Erfindung aufgebracht.

Figur 3 zeigt eine schematische Draufsicht auf einen Halbleiterwafer 1 mit streifenförmigen Trennbereichen 7. Diese streifenförmigen Trennbereiche 7 bilden ein Gittermuster, wobei zwischen den streifenförmigen Trennbereichen 7 integrierte Schaltungen auf der Waferoberseite 3 in Zeilen 4 und Spalten 5 angeordnet sind. Die streifenförmigen Trennbereiche 7 des Halbleiterwafers 1 sind von Halbleiterbauelementen der integrierten Schaltungen freigehalten. Entlang dieser streifenförmigen Trennbereiche 7 wird ein derartiger Halbleiterwafer 1 in einzelne Halbleiterchips 6 nach der Fertigstellung der integrierten Schaltungen getrennt.

Figur 4 zeigt eine schematische Draufsicht auf einen Halbleiterwafer 1 gemäß Figur 3 mit Perforationen 10 entlang der Trennbereiche 7. Noch vor dem Zertrennen mittels Hochgeschwindigkeitssägen des Halbleiterwafers 1 in einzelne Halbleiterchips 6 werden, wie in Figur 4 zu sehen ist, Perforationen 10 entlang der streifenförmigen Trennbereiche 7 in den Halbleiterwafer 1 eingebracht. Derartige Perforationen 10 sind in Form von Sacklöchern oder in Form von Durchgangslöchern ausgebildet. Anschließend werden die Wände 11 der Perforationen zumindest bei gut leitenden Halbleiterwafern isoliert und anschließend metallisiert, so dass die in Figur 4 zu sehenden Durchkontakte 8 entstehen. Darüber hinaus können die in Figur 4 noch nicht vollgefüllten metallisierten Perforationen 10 mit einem Metall gefüllt werden, wie es in Figur 5 zu sehen ist.

Figur 5 zeigt eine schematische Draufsicht auf einen Halbleiterwafer 1 gemäß Figur 3 mit aufgefüllten Perforationen 10 entlang der Trennbereiche 7. In diesem Fall wurden die metallisierten Perforationen 10, die in Figur 4 gezeigt werden,

mit einem schmelzflüssigen Lötzinn aufgefüllt. Dazu werden auf jeder Perforationsöffnung Lotbälle positioniert, die anschließend bei entsprechender Schmelztemperatur die Perforationsöffnungen auffüllen.

5

Figur 6 zeigt eine schematische Draufsicht auf ein elektronisches Bauteil 20 einer zweiten Ausführungsform der Erfindung. Dieses elektronische Bauteil 20 besteht aus einem Halbleiterchip 6 eines Halbleiterwafers 1, der in Figur 5 gezeigt wird.

10

Der Unterschied zu der ersten Ausführungsform gemäß Figur 1 des elektronischen Bauteils 2 besteht bei dem Bauteil 20 in Figur 6 darin, dass die halbzylinderförmigen Randkontakte 19 vollständig mit Metall aufgefüllt sind, wobei die Metallschicht 12 von einem Lotmaterial 32 bedeckt ist.

15

Figur 7 zeigt einen schematischen Querschnitt durch ein elektronisches Bauteil 200 einer dritten Ausführungsform der Erfindung mit einem Schaltungssubstrat 24. Dieses Schaltungssubstrat 24 schützt die Rückseite des Halbleiterchips 6 und weist hier nicht gezeigte Außenkontakte des elektronischen Bauteils 200 auf. Eine integrierte Schaltung auf der Oberseite 14 des Halbleiterchips 6 ist über Leiterbahnen mit den Randkontakten 19 verbunden, die auf Außenkontaktflächen 26 aufgelötet sind, wenn der Halbleiterchip 6 als elektronisches Bauteil, wie es in Figur 6 dargestellt ist, ausgebildet ist. Zum Schutz und zur Isolation der Randkontakte 19 weist das elektronische Bauteil 200 eine Kunststoffmasse 27 zur Abdeckung der Randbereiche 28 des Halbleiterchips 6 auf.

20

25

Wenn das Schaltungssubstrat 24 aus einer Metallplatte aufgebaut ist, so wird die Rückseite 36 des Halbleiterchips 6 über eine elektrisch leitende Schicht 33 aus Lötzinn oder leitendem Klebstoff mit dem metallischen Schaltungssubstrat 24 ver-

30

bunden, das einerseits als Massepotentialzuführung dient und andererseits als Wärmesenke auf der Rückseite 36 des Halbleiterchips 6 angeordnet ist. Damit die Kontaktanschlussflächen 26 auf dem metallischen Schaltungssubstrat 24 nicht untereinander kurzgeschlossen werden, ist zwischen Kontaktanschlussflächen 26 und der Oberseite 25 des metallischen Schaltungssubstrats eine strukturierte Isolationsschicht 34 angeordnet.

Figur 8 zeigt einen schematischen Querschnitt des elektronischen Bauteils 200 gemäß Figur 7 entlang der Schnittlinie A-A vor dem Verbinden des Halbleiterchips 6 und dessen Randkontakten 19 mit Kontaktanschlussflächen 26 des Halbleitersubstrats 24. Außerdem ist die in Figur 7 gezeigte Kunststoffmasse noch nicht auf die Randbereiche des Halbleiterchips 6 aufgebracht. Die Außenkontaktflächen 26 sind mit einem Lotmaterial 32 bedeckt, das sich beim Einschmelzen mit dem Lotmaterial der Randkontakte 19 verbindet. Während dieses Einschmelzens kann gleichzeitig die in Figur 7 gezeigte leitende Schicht 33 den Halbleiterchip 6 mit dem metallischen Schaltungssubstrat 24 verbinden. Die strukturierte Isolationsschicht 34 sorgt dafür, dass kein Kurzschluss zwischen den Kontaktanschlussflächen 26 über das metallische Schaltungssubstrat 24 auftritt.

Wird anstelle des hier gezeigten metallischen Schaltungssubstrats 24 ein nicht metallisches isolierendes Schaltungssubstrat 24 eingesetzt, so entfällt einerseits die strukturierte Isolationsschicht 34 und andererseits kann eine hier nicht gezeigte strukturierte Metallschicht auf dem isolierenden Schaltungssubstrat die Randkontakte 19 über die Kontaktanschlussflächen 26 mit entsprechenden, hier nicht gezeigten Außenkontakten des elektronischen Bauteils 200 verbinden.



Figur 9 zeigt eine schematische perspektivische Ansicht eines isolierenden Schaltungssubstrats 35, das mit mehreren elektronischen Bauteilen 2000 bestückt ist. Das isolierende Schaltungssubstrat 35 weist auf seiner Oberseite 25 parallel verlaufende Leitungen 37 auf, die eine BUS-Leitung zu Randkontakten 19 der elektronischen Bauteile 2000 bilden.

Die elektronischen Bauteile 2000 weisen in dieser vierten Ausführungsform der Erfindung lediglich in einem Randbereich 28 Randkontakte 19 auf, die mit Lotmaterial 13 gefüllt sind. Dieser Randbereich 28 ist auf der Oberseite 25 des isolierenden Schaltungssubstrats 35 angeordnet, so dass eine Vielzahl von Speicherbauteilen in der vierten Ausführungsform der Erfindung über die BUS-Leitung 38 auf engstem Raum parallel geschaltet werden können, wobei zwischen den Bauteilen 2000 eine intensive Kühlung von Oberseite und Rückseite der elektronischen Bauteile 2000 in Halbleiterchipgröße möglich ist. Das isolierende Schaltungssubstrat 35 kann eine hier nicht gezeigte mehrlagige Schaltungsfolie sein, auf der selbst bei hoher Flexibilität die elektronischen Bauteile 2000 in Halbleiterchipgröße durch ihre Randkontakte 19 sicher fixiert sind. Zusätzlich zu der BUS-Leitung 38 als Adress-BUS können hier nicht gezeigte Steuerleitungen vorgesehen sein, die einzelne elektronische Bauteile 2000 auf dem isolierenden Schaltungssubstrat 35 ansteuern.

Figur 10 zeigt eine schematische perspektivische Ansicht eines einzelnen elektronischen Bauteils 2000 gemäß Figur 9. Der mit Randkontakten 19 versehene Randbereich 28 wird durch eine Kunststoffmasse 27 elektrisch geschützt und gleichzeitig wird die Ausrichtung des elektronischen Bauteils 2000 in Halbleiterchipgröße durch die Kunststoffmasse 27 im Randbereich 28 auf dem Schaltungssubstrat 35 gestützt und fixiert.

Figur 11 zeigt eine schematische perspektivische Ansicht eines Stapels 29 aus elektronischen Bauteilen 20 gemäß Figur 6. Die elektronischen Bauteile 20 weisen gestapelte Halbleiterchips 6 auf, ohne dass eine zusätzliche Umverdrahtungsplatte oder Umverdrahtungsfolie zwischen den gestapelten Halbleiterchips 6 erforderlich wird, da die Randkontakte 19 mit ihren Kontaktflächen 23 untereinander zu einer parallelen BUS-Leitung zusammengelötet sind. Ein derartiger Stapel 29 ist die kompakteste Möglichkeit zur Stapelung von Speicherchips, wobei bis auf einige Randkontakte 19 zur Ansteuerung einzelner elektronischer Bauteile 20 in dem Stapel 29 alle übrigen Randkontakte 19 vollständig vom unteren bis zum obersten elektronischen Bauteil 20 durchgeschaltet sind.

---

15

## Bezugszeichen

|    |                  |   |
|----|------------------|---|
|    | 1                | Halbleiterwafer   |
|    | 2, 20, 200, 2000 | elektronisches Bauteil  |
| 5  | 3                | Waferoberseite  |
|    | 4                | Zeilen  |
|    | 5                | Spalten   |
|    | 6                | Halbleiterchip  |
|    | 7                | Trennbereich  |
| 10 | 8                | Durchgangskontakt   |
|    | 9                | Waferrückseite  |
|    | 10               | Perforation   |
|    | 11               | Wände der Perforation   |
|    | 12               | Metallschicht   |
| 15 | 13               | Lotmaterial in Durchkontakten                                   |
|    | 14               | Chipoberseite   |
|    | 15, 16,          |   |
|    | 17, 18           | Randseiten des Halbleiterchips                                  |
|    | 19               | Randkontakt   |
| 20 | 21               | Leiterbahnen des Chips  |
|    | 22               | halbzylinderartige Aussparungen                                 |
|    | 23               | Kontaktfläche für Randkontakte                                  |
|    | 24               | Schaltungssubstrat  |
|    | 25               | Oberseite des Schaltungssubstrats                               |
| 25 | 26               | Kontaktanschlussflächen   |
|    | 27               | Kunststoffmasse   |
|    | 28               | Randbereich   |
|    | 29               | Stapel  |
|    | 30               | Isolationsschicht auf dem Halbleiter                            |
| 30 | 31               | Halbleitermaterial  |
|    | 32               | Lotmaterial auf Kontaktanschlussflächen                         |
|    | 33               | Leitende Schicht zwischen Halbleiterchip und Schaltungssubstrat |

- 34 Isolationsschicht auf Schaltungssubstrat
- 35 isolierendes Schaltungssubstrat
- 36 Chiprückseite
- 37 Leitungen
- 5 38 BUS-Leitung

## Patentansprüche

1. Halbleiterwafer für elektronische Bauteile (2), wobei  
der Halbleiterwafer (1) auf einer Waferoberseite (3) in  
5 Zeilen (4) und Spalten (5) angeordnete integrierte  
Schaltungen für Halbleiterchips (6) aufweist, und wobei  
zwischen den integrierten Schaltungen streifenförmige  
Trennbereiche (7) für Halbleiterchips (6) angeordnet  
sind, und wobei die Trennbereiche (7) Durchgangskontakte  
10 (8) in Richtung auf die Rückseite des Halbleiterwafers  
(1) aufweisen.
2. Halbleiterwafer nach Anspruch 1,  
dadurch gekennzeichnet, dass  
15 die Durchgangskontakte (8) Perforationen (10) aufweisen.
3. Halbleiterwafer Anspruch 2,  
dadurch gekennzeichnet, dass  
die Wände (11) der Perforationen (10) eine Metallschicht  
20 (12) oder eine Isolationsschicht (30) und eine darauf  
aufgebrachte Metallschicht (12) aufweisen.
4. Halbleiterwafer nach einem der vorhergehenden Ansprüche,  
dadurch gekennzeichnet, dass  
25 die Durchgangskontakte (8) schmelzbares Lotmaterial (13)  
aufweisen.
5. Halbleiterchip mit integrierter Schaltung auf einer  
Oberseite (14) und mit Randseiten (15, 16, 17, 18), von  
30 denen mindestens eine Randseite Randkontakte (19) auf-  
weist, wobei sich die Randkontakte (19) von der Obersei-  
te (14) in Richtung auf eine Rückseite (20) des Halblei-

terchips (6) erstrecken und über Leiterbahnen (21) mit Elektroden der integrierten Schaltung verbunden sind.

- 5 6. Halbleiterchip nach Anspruch 5,  
dadurch gekennzeichnet, dass  
die Randseiten (15, 16, 17, 18) eine perforationsartige  
Struktur aufweisen, wobei sich halbzyylinderartige Aus-  
sparungen (22) als Randkontakte (19) von der Oberseite  
(14) in Richtung auf die Rückseite (20) erstrecken, die  
10 eine Isolationsschicht (30) mit einer Metallschicht (12)  
oder eine Metallschicht (12) aufweisen.
- 15 7. Halbleiterchip nach Anspruch 6,  
dadurch gekennzeichnet, dass  
die Aussparungen (22) ein Lötmaterial (13) aufweisen.
- 20 8. Halbleiterchip nach einem der Ansprüche 5 bis 7,  
dadurch gekennzeichnet, dass  
die Randkontakte (19) auf der Oberseite (14) zu einer  
Kontaktfläche (23) erweitert sind und auf der Oberseite  
(14) in eine Leiterbahn (21) übergehen.
- 25 9. Elektronisches Bauteil mit wenigstens einem Halbleiter-  
chip (6) gemäß einem der Ansprüche 5 bis 8 und einem  
Schaltungssubstrat (24), auf dem der Halbleiterchip (6)  
angeordnet ist.
- 30 10. Elektronisches Bauteil nach Anspruch 9,  
dadurch gekennzeichnet, dass  
das Schaltungssubstrat (24) eine Leiterbahnstruktur auf-  
weist, wobei der Halbleiterchip (6) mit seiner Rückseite  
(36) auf der Oberseite (25) des Schaltungssubstrats (24)  
angeordnet ist und die Randkontakte (19) über Kontaktan-

schlussflächen (26) auf der Oberseite (25) des Schaltungssubstrats (24) mit der Leiterbahnstruktur elektrisch verbunden sind.

- 5 11. Elektronisches Bauteil nach Anspruch 10,  
dadurch gekennzeichnet, dass  
auf dem Schaltungssubstrat (24) eine isolierende Kunststoffmasse (27) unter Einbettung der Randseiten des Halbleiterchips und der Kontaktanschlussflächen angeordnet ist.
- 10
12. Elektronisches Bauteil nach Anspruch 10 oder Anspruch 11,  
dadurch gekennzeichnet, dass  
mindestens ein Halbleiterchip (6) mit einer Randseite (15, 16, 17, 18) auf dem Schaltungssubstrat (24) angeordnet ist, wobei die Oberseite (14) des Halbleiterchips (6) zu der Oberseite (25) des Schaltungssubstrats (24) winkelig angeordnet ist, und wobei die Randkontakte (19) mit den Kontaktanschlussflächen (26) elektrisch verbunden sind.
- 15
- 20
13. Elektronisches Bauteil nach einem der Ansprüche 9 bis 12,  
dadurch gekennzeichnet, dass  
mehrere Halbleiterchips (6) aufeinander gestapelt sind und über die Randkontakte (19) untereinander sowie zu Außenkontakten elektrisch verbunden sind.
- 25
- 30 14. Verfahren zur Herstellung eines Halbleiterwafers (1) für elektronische Bauteile (2), wobei der Halbleiterwafer (1) auf einer Waferoberseite (3) in Zeilen (4) und Spalten (5) angeordnete integrierte Schaltungen für Halbleiter

terchips (6) mit streifenförmigen Trennbereichen (7) zwischen den Halbleiterchips (6) aufweist, und wobei das Verfahren folgende Verfahrensschritte aufweist:

- 5       - Perforieren des Halbleiterwafers (1) entlang der Trennbereiche (7),
  - Aufbringen einer Metallschicht (12) auf die Wände (11) der Perforationen (10).
15. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass
- 10       die Perforationen (10) vor dem Auftrennen des Halbleiterwafers (1) mit Lötmaterial (13) aufgefüllt werden.



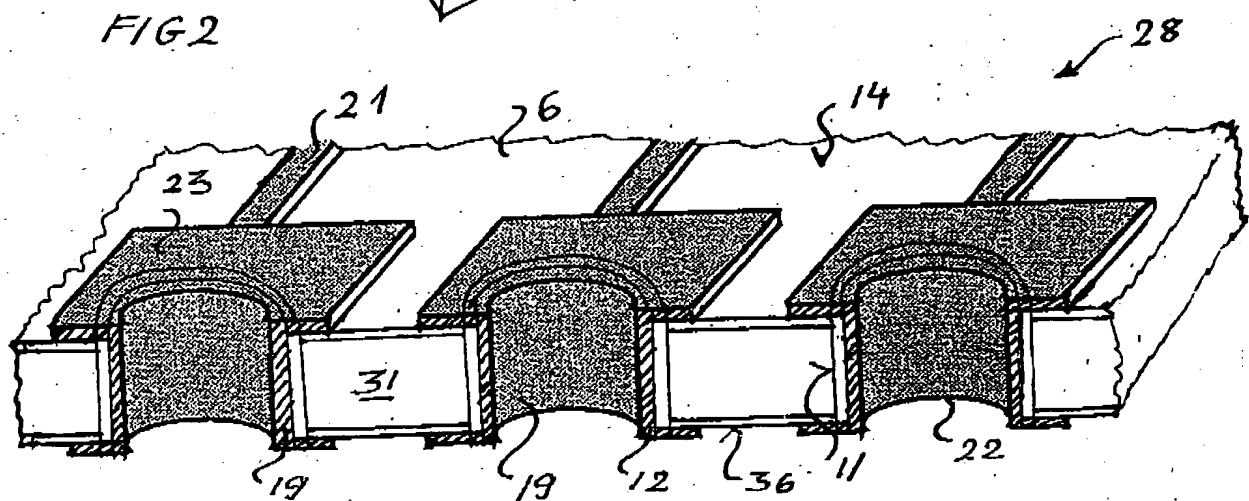
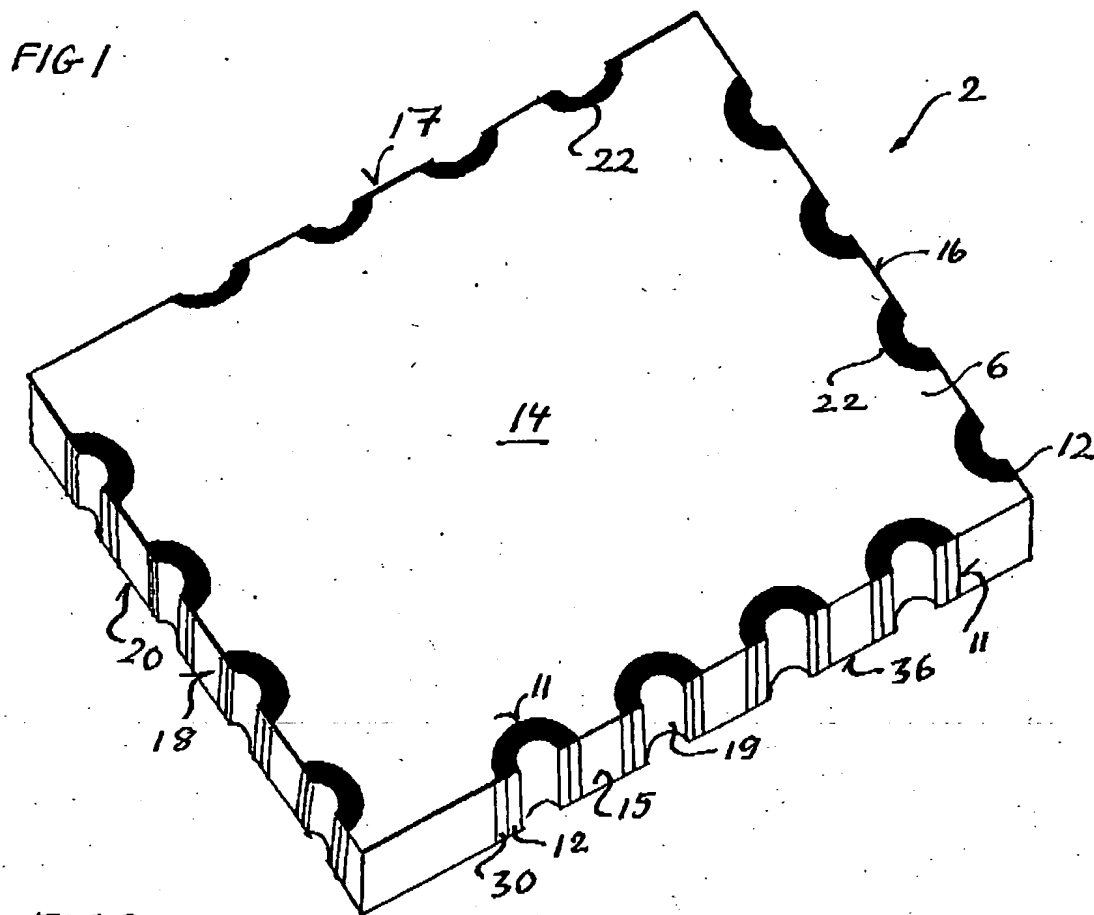


FIG 3

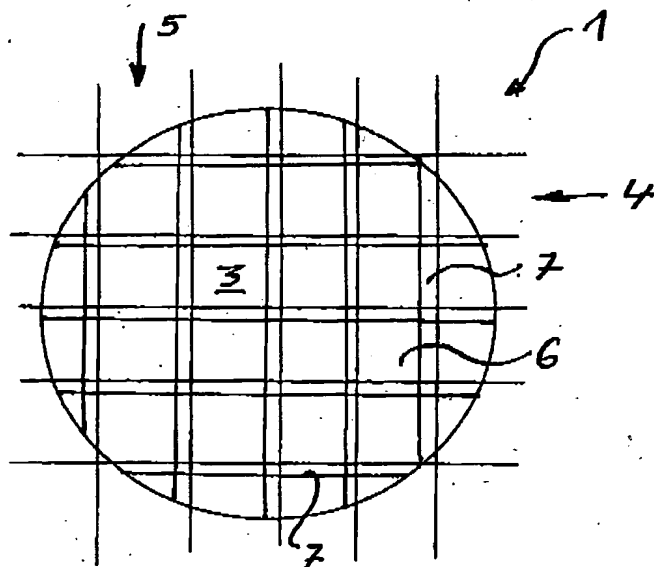


FIG 4

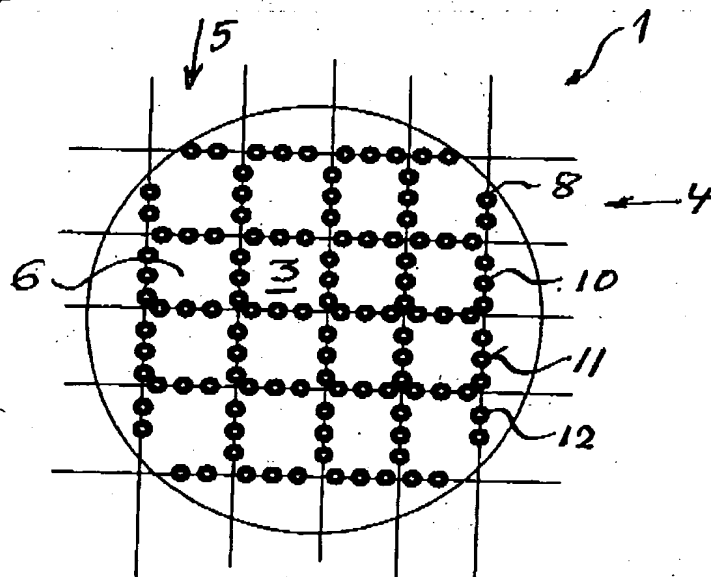


FIG 5

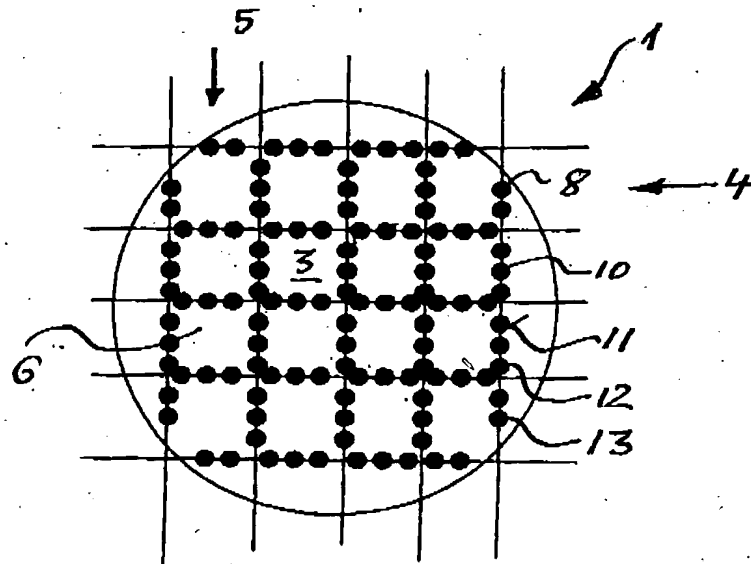


FIG 6

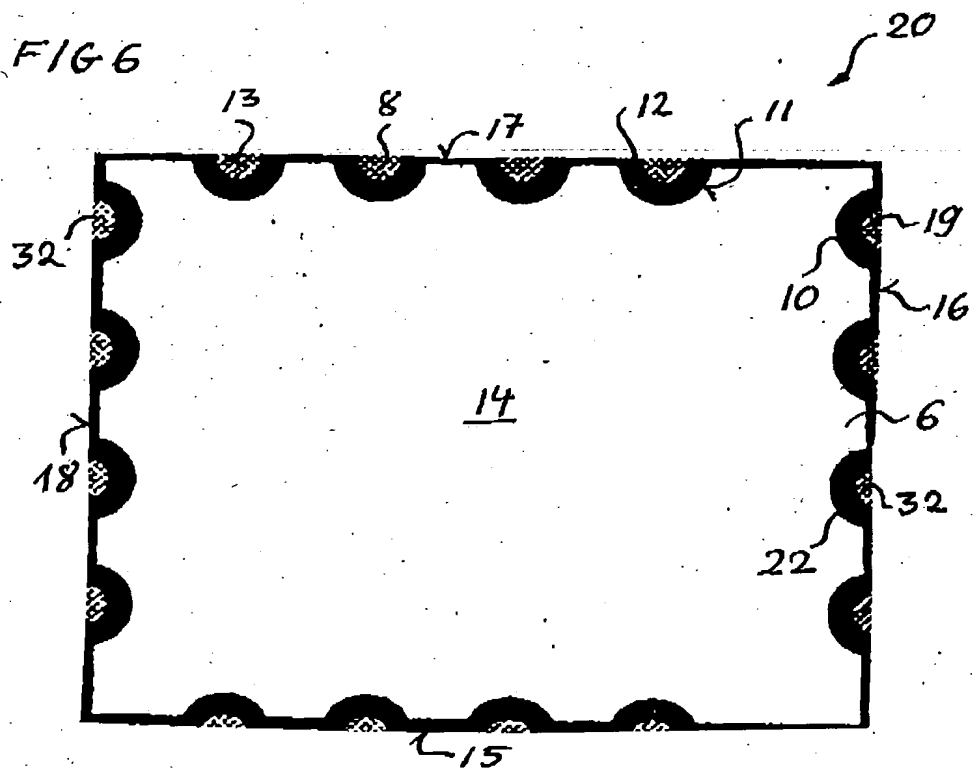


FIG 7

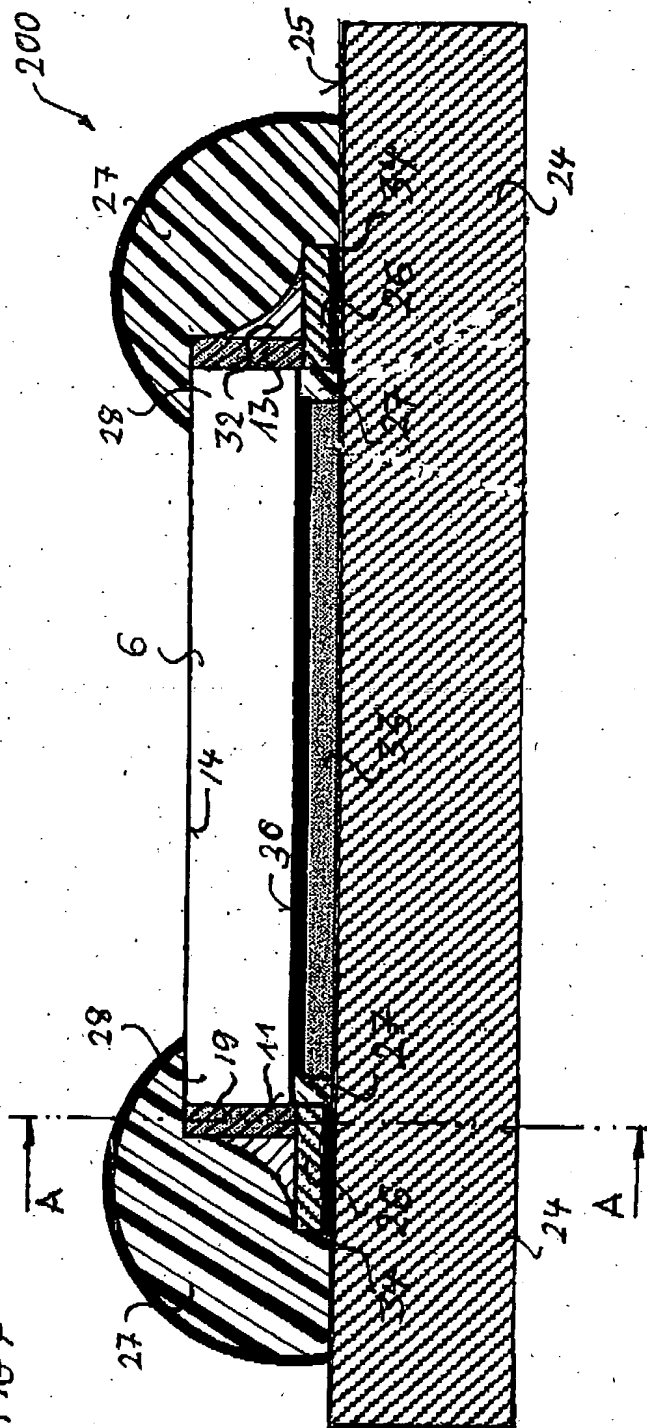


FIG 8

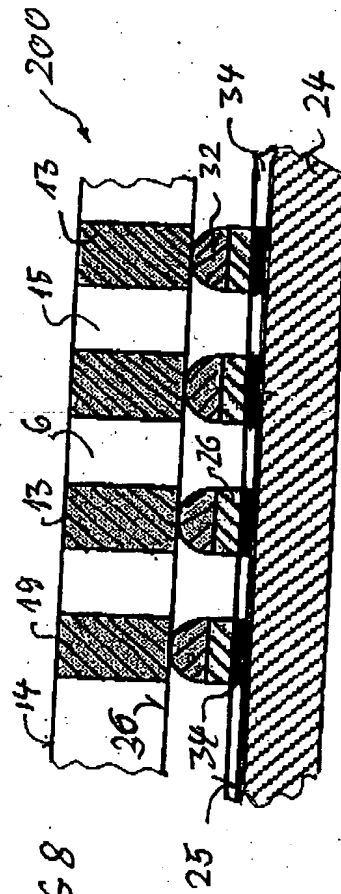




FIG 10

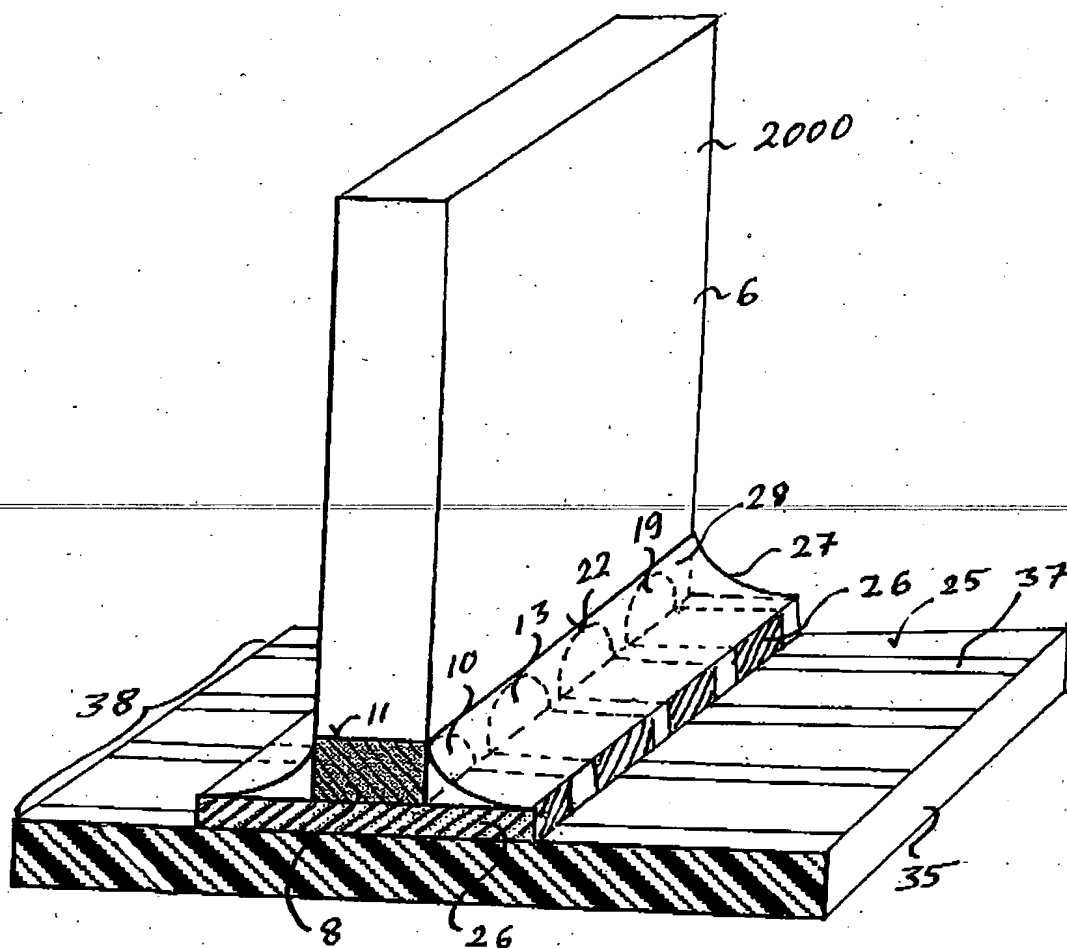


FIG. 11

